

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10301983 A**(43) Date of publication of application: **13 . 11 . 98**

(51) Int. Cl.

G06F 17/50
H01L 21/82
H01L 21/06

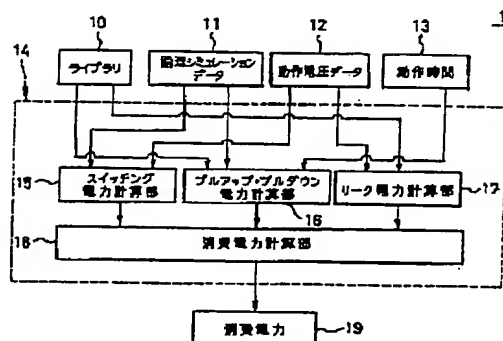
(21) Application number: **09126300**(71) Applicant: **NEC CORP**(22) Date of filing: **30 . 04 . 97**(72) Inventor: **MIYAZAWA TAMAMI**(54) **POWER CONSUMPTION CALCULATION METHOD** calculated.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To prepare a library without depending on an operation voltage condition by describing pull-up/pull-down resistance values for the respective terminals of respective logic blocks in the library.

SOLUTION: The library 10 is provided with the resistance data of the pull-up resistance, pull-down resistance and leakage resistance, etc., of the respective kinds of the logic blocks and a coefficient or the like used at the time of calculating the leakage power consumption of the logic block. Then, a power consumption calculation device 14 inputs the respective resistance data taken out from the library 10, the time (operation voltage data 12) after the time of starting logical simulation until the time of ending it, optional operation time 13 supplied by input and logical simulation data 11 constituted of input round data, the number of times of switching and the time-based ratio data of High/ Low and calculates pull-up/pull-down power consumption. Further, calculated switching power and leakage power are added and the power consumption 19 of the logic block is



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-301983

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁶

識別記号

F I

G 0 6 F 17/50

G 0 6 F 15/60

6 6 6 Z

H 0 1 L 21/82

H 0 1 L 21/82

C

21/06

27/06

審査請求 有 請求項の数 4 F D (全 9 頁)

(21) 出願番号 特願平9-126300

(22) 出願日 平成9年(1997)4月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 宮沢 タマリ

東京都港区芝五丁目7番1号 日本電気株式会社内

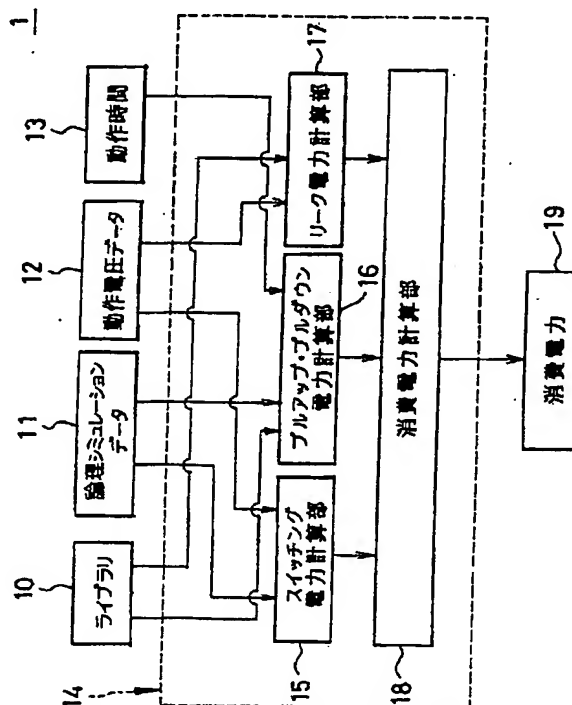
(74) 代理人 弁理士 加藤 朝道

(54) 【発明の名称】 消費電力計算方法

(57) 【要約】

【課題】 ライブラリに各論理ブロックの端子毎にプルアップ・プルダウン抵抗値を記述することで、動作電圧条件に依存せずにライブラリを作成可能とし、ライブラリの記述量の減少する消費電力計算方法及びシステムの提供。

【解決手段】 ライブラリに、ブロックの端子、プルアップ及びプルダウン抵抗値と、リーク抵抗値と、リーク電力計算係数とを予め格納しておき、与えられた電圧条件に対する、スイッチング電力、プルアップ及びプルダウン電力、リーク電力を算出し、これらの総和を消費電力とする。



【特許請求の範囲】

【請求項1】ライブラリに抵抗値を予め記述しておき、論理ブロックの動作電圧下での消費電力を所定の消費電力計算式にて算出する、ことを特徴とする消費電力計算方式。

【請求項2】ライブラリに、ブロックの端子、プルアップ及びプルダウン抵抗値と、リーク抵抗値と、リーク電力計算係数とを予め格納しておき、与えられた電圧条件に対する、論理ブロックのスイッチング電力、プルアップ及びプルダウン電力、リーク電力を算出し、これらの総和を消費電力とする、ことを特徴とする消費電力計算方法。

【請求項3】ライブラリに、インバータ、フリップフロップ等の各種論理ブロックのプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと、前記論理ブロックのリーク消費電力を計算するときに用いるリーク電力計算係数と、を予め用意しておき、論理ブロックの入力なまりデータと、ある特定の時間内にブロックが立ち上がり、立ち下がるスイッチング回数データと、前記論理ブロックがある特定時間内にHigh状態、またはLow状態である割合を計算したデータと、を含む論理シミュレーションデータを備え、論理ブロックの信号の立ち上がり、及び立ち下がるの遷移時に発生する電力を算出するスイッチング電力計算手段と、前記論理ブロックに接続するプルアップ抵抗及びプルダウン抵抗に流れる電流から発生する電力を算出するプルアップ・プルダウン電力計算手段と、論理ブロックの入力電位が中間状態になった時に発生するリーク電力を算出するリーク電力計算手段と、を備えてなる消費電力計算装置を有し、前記消費電力計算装置は、前記ライブラリから取り出したプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと前記論理シミュレーションデータとを入力し、前記プルアップ・プルダウン電力計算手段は、プルアップ抵抗データと、プルダウン抵抗データと、動作電圧データとHigh/Lowレベルの時間的割合データと、動作時間等からプルアップ・プルダウン消費電力を算出し、前記スイッチング電力計算手段は、スイッチング回数と一回のスイッチングで消費される電力等からスイッチング電力を算出し、前記リーク電力計算手段は、前記リーク抵抗とリーク電力計算係数と、動作電圧データからリーク電力を算出し、算出したスイッチング電力と、プルアップ・プルダウン電力と、リーク電力とを加算して、前記論理ブロックの消費電力を算出する、ことを特徴とする消費電力計算システム。

【請求項4】インバータ、フリップフロップ等の各種論理ブロックのプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと、前記論理ブロックのリーク消費電力を計算するときに用いるリーク電力計算係数と、を予め格納してなるライブラリから取り出したプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと、

論理ブロックの入力なまりデータと、ある特定の時間内にブロックが立ち上がり、及び立ち下がるスイッチング回数データと、前記論理ブロックがある特定時間内にHigh状態、またはLow状態である割合を計算したデータと、を備えた論理シミュレーションデータと、を参照し、

(a) 論理ブロックのプルアップ抵抗データと、プルダウン抵抗データと、動作電圧データとHigh/Lowレベルの時間的割合データと、動作時間等から前記論理ブロックのプルアップ抵抗及びプルダウン抵抗に流れる消費電力を算出する処理、

(b) スwitchング回数と一回のスイッチングで消費される電力等から前記論理ブロックにおけるスイッチング電力を算出する処理、

(c) 前記リーク抵抗とリーク電力計算係数と、動作電圧データから前記論理ブロックの入力電位が中間状態になった時に発生するリーク電力を算出する処理、

(d) 算出したスイッチング電力と、プルアップ・プルダウン電力と、リーク電力とを加算して、論理ブロックの消費電力を算出する処理、

の上記各処理をコンピュータで実行させ消費電力を計算するプログラムを記録した記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、消費電力計算方法に関し、特にLSI（半導体集積回路）設計における消費電力計算方法に関する。

【0002】

【従来の技術】半導体集積回路設計等に際して消費電力を計算する方法としては、各論理ブロック毎に、各動作電圧毎の消費電力値をライブラリに記述しておくという方法が用いられている。

【0003】図9は、特開平5-265605号公報に提案される従来の消費電力計算システムの概略構成を示したものである。図9を参照すると、MOSゲートおよびMOSバッファ等の論理MOSブロックの結線データ91と、各種論理ブロックの消費電力データ92と、各種MOS論理ブロックの動作データ93と、を含むデータ格納部90の情報を消費電力計算部19に入力する。動作データ93は、各種MOS論理ブロックの動作の速度を示す動作周波数、動作の割合を示す動作率データ、入力または出力する信号レベルの割合を示す信号比データ等のデータを含む。

【0004】消費電力計算部14は、スイッチングによる消費電力 P_s とリーク消費電力 P_r を算出する。

【0005】MOS論理ブロック毎の特定消費電力 P_i と、動作周波数 f_i と、動作率 r_e を乗算することで、*

$$P_s = P_i \times f_i \times r_e$$

【0007】MOS論理ブロック毎の入力または出力信号レベル毎の消費電力データ P_h 、 P_l および信号比 r_h 、 r_l を用いて、リーク消費電力 P_r を算出する(次※

$$P_r = (P_h \times r_h) + (P_l \times r_l)$$

【0009】スイッチング消費電力 P_s とリーク消費電力 P_r を足し合わせることで、全体の消費電力 P を算出★

$$P = P_s + P_r$$

【0011】

【発明が解決しようとする課題】しかしながら、上記した従来の消費電力計算方法は、下記記載の問題点を有している。

【0012】(1)第1の問題点は、ライブラリ作成時に、前提とした動作電圧以外の電力を求めることが困難である、ということである。また、多数の動作電圧に対応したデータを記述すると、ライブラリの記述量が膨大になる、ということである。

【0013】その理由は、上記従来の方法では、ライブラリに各動作電圧毎の消費電力値を直接記述している、ためである。

【0014】(2)第2の問題点は、正確な消費電力値を計算することができない、ということである。

【0015】入力電位がHighからLow、あるいはLowからHighに変化するとき、一時的に、nチャネルトランジスタ、pチャネルトランジスタが同時にOFFでない中間的な状態になる。このとき、消費する電力のことを、「リーク消費電力」と定義する(貫通電流ともいう)。また、仮想的にnチャネルトランジスタ、pチャネルトランジスタが抵抗と同じ働きになる。この抵抗のことを「リーク抵抗」と定義する。

【0016】上記従来の方法では、各論理ブロック毎に、このリーク消費電力を一律にしているために、入力波形なまりが大きくなると、正確な消費電力値が計算できない。また、多数の入力波形なまりを考慮したデータを記述すると、ライブラリの記述量が膨大になることである。

【0017】その理由は、ライブラリに、各ブロック毎のリーク消費電力値を記述していることにある。

【0018】したがって、本発明は、上記問題点に鑑みてなされたものであって、その目的は、ライブラリに各論理ブロックの端子毎にプルアップ・プルダウン抵抗値を記述することで、動作電圧条件に依存せずにライブラリを作成可能とした消費電力計算方法及びシステムを提供することにある。

【0019】本発明の他の目的は、ライブラリにリーク抵抗値を記述することで、入力波形なまりを考慮せず

*スイッチング消費電力 P_s を算出する(次式(1)参照)。

【0006】

…(1)

※式(2)参照)。

【0008】

…(2)

10★する(次式(3)参照)。

【0010】

…(3)

に、ライブラリを作成できるようにした消費電力計算方法及びシステムを提供することにある。

【0020】本発明のさらに別の目的は、ライブラリに各端子毎の抵抗値を1つ記述するだけよく、ライブラリの記述量の減少する消費電力計算方法及びシステムを提供することにある。

【0021】

20 【課題を解決するための手段】前記目的を達成する本発明の消費電力計算方法は、ライブラリからブロックの抵抗値を取り出して、指定された動作電力に対する消費電力を算出する。

【0022】すなわち本発明は、ライブラリに抵抗値を予め記述しておき、論理ブロックの動作電圧下での消費電力を所定の消費電力計算式にて算出する、ことを特徴とする。

30 【0023】また本発明は、ライブラリに、ブロックの端子、プルアップ及びプルダウン抵抗値と、リーク抵抗値と、リーク電力計算係数とを予め格納しておき、与えられた電圧条件に対する、論理回路ブロックのスイッチング電力、プルアップ及びプルダウン電力、リーク電力を算出し、これらの総和を消費電力とする、ことを特徴とする。

【0024】〔発明の概要〕本発明においては、ライブラリは、プルアップ・プルダウン抵抗値(図6の33および34)と、リーク抵抗値(図6の50)と、リーク電力計算係数(図6の61)と、を有する。

40 【0025】消費電力計算装置(図1の14)は、プルアップ・プルダウン消費電力計算部(図1の16)と、リーク消費電力計算部(図1の17)と、全体の消費電力計算部(図1の18)と、を有する。

【0026】本発明では、ライブラリに消費電力値を予め記述するのではなく、抵抗値を記述しておく。このため、本発明においては、消費電力計算部では、ライブラリに記述した抵抗値と、入力与えられた任意の動作電圧値とを用いて消費電力を計算することができる。

50 【0027】また本発明は、好ましくは、ライブラリに、インバータ、フリップフロップ等の各種論理ブロックのプルアップ抵抗、プルダウン抵抗およびリーク抵抗

等の抵抗データと、前記論理ブロックのリーク消費電力を計算するときに用いるリーク電力計算係数と、を予め用意しておき、論理ブロックの入力なまりデータと、ある特定の時間内にブロックが立ち上がり、立ち下がるスイッチング回数データと、前記論理ブロックがある特定時間内にHigh状態、またはLow状態である割合を計算したデータと、を備えた論理シミュレーションデータを備え、論理ブロックの信号の立ち上がり、立ち下がるの遷移時に発生する電力を算出するスイッチング電力計算手段と、前記論理ブロックに接続するプルアップ抵抗及びプルダウン抵抗に流れる電流から発生する電力を算出するプルアップ・プルダウン電力計算手段と、論理ブロックの入力電位が中間状態になった時に発生するリーク電力を算出するリーク電力計算手段と、を備えてなる消費電力計算装置を有し、前記消費電力計算装置は、前記ライブラリから取り出したプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと前記論理シミュレーションデータ1とを入力し、前記プルアップ・プルダウン電力計算手段は、プルアップ抵抗データと、プルダウン抵抗データと、動作電圧データとHigh/Lowレベルの時間的割合データと、動作時間等からプルアップ・プルダウン消費電力を算出し、前記スイッチング電力計算手段は、スイッチング回数と一回のスイッチングで消費される電力等からスイッチング電力を算出し、前記リーク電力計算手段は、前記リーク抵抗とリーク電力計算係数と、動作電圧データからリーク電力を算出し、算出したスイッチング電力と、プルアップ・プルダウン電力と、リーク電力とを加算して、論理ブロックの消費電力を算出する、ことを特徴とする。これらの各電力計算手段は、コンピュータ等の情報処理装置で実行されるプログラムによって実現してもよい。

【0028】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明する。

【0029】

【実施の形態1】図1は、本発明の第1の実施の形態の構成を示すブロック図である。図1を参照すると、本発明の第1の実施の形態においては、ライブラリ10と、消費電力計算装置14と、論理シミュレーションデータ11と、出力装置19と、を含む。

【0030】ライブラリ10は、インバータ、フリップフロップ等の各種論理ブロックのプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと、論理ブロックのリーク消費電力を計算するときに用いる係数等と、を備えている。リーク消費電力を計算するときに用いる係数を「リーク電力計算係数」という。

【0031】論理シミュレーションデータ11は、論理ブロックの入力なまりデータと、ある特定の時間内にブロックが立ち上がり(rise)、及び立ち下がり(fall)を行うスイッチング回数データと、論理ブロッ

クがある特定時間内にHigh状態、またはLow状態である割合を計算したデータ(High/Low時間的割合データ)等のデータと、を備えている。

【0032】消費電力計算装置14は、論理ブロックがrise、fallと信号が変化するときに発生する電力を算出するスイッチング電力計算部15と、論理ブロックに接続するプルアップ・プルダウン抵抗に流れる電流から発生する電力を算出するプルアップ・プルダウン電力計算部16と、論理ブロックが中間状態になった時に発生するリーク電力を算出するリーク電力計算部17と、から構成されている。これらの各電力計算部は、コンピュータ等の情報処理装置で実行されるプログラムによって実現してもよい。

【0033】消費電力計算装置14は、ライブラリ10から取り出したプルアップ抵抗、プルダウン抵抗およびリーク抵抗等の抵抗データと、論理シミュレーションを開始した時刻から終了した時刻までの時間(動作電圧データ15)と、入力で与える任意の動作時間13と、入力なまりデータとスイッチング回数と、High/Lowの時間的割合データから構成される論理シミュレーションデータ11とを入力する。

【0034】消費電力計算装置14は、プルアップ抵抗データと、プルダウン抵抗データと、動作電圧データ12とHigh/Lowレベルの時間的割合データと、動作時間13等からプルアップ・プルダウン消費電力を算出する。

【0035】さらに、スイッチング回数と一回のスイッチングで消費される電力等からスイッチング電力を算出する。

【0036】また、リーク抵抗と、リーク電力計算係数と、動作電圧データ12等からリーク電力を算出する。

【0037】算出したスイッチング電力と、プルアップ・プルダウン電力と、リーク電力とを加算して、論理ブロックの消費電力19を計算する。

【0038】次に、図1および図2を参照して、本発明の実施の形態の動作について説明する。

【0039】ライブラリ10と、論理シミュレーションデータ11と、動作電圧データ12と、動作時間13とは、消費電力計算装置14に供給される(ステップ20)。

【0040】ライブラリ10からプルアップ抵抗データと、リーク抵抗データと、リーク電力計算係数とを取り出す(ステップ21)。

【0041】論理シミュレーションデータから、入力なまりデータと、スイッチング回数データと、High/Lowレベルの時間的割合データとを取り出す(ステップ22)。

【0042】スイッチング回数データおよび一回のスイッチング消費電力は、スイッチング電力計算部15に供給され、スイッチング電力Psを計算する(ステップ2

3)。

【0043】プルアップ抵抗データと、プルダウン抵抗データと、動作電力データ12と、High/Lowレベルの時間的割合データと、動作時間13とは、プルアップ・プルダウン電力計算部16に供給され、プルアップ・プルダウン電力Ppdを計算する(ステップ24)。

【0044】リーク抵抗データおよびリーク電力計算係数は、リーク電力算出装置17に供給され、リーク電力Prを計算する(ステップ25)。

【0045】消費電力算出装置18は、スイッチング電力Psとプルアップ・プルダウン電力Ppdおよびリーク電力Prを加算して、消費電力19を計算し(ステップ26)、消費電力19を出力する(ステップ27)。

【0046】次に、本発明の第1の実施の形態の作用効果について説明する。本発明の第1の実施の形態は、抵抗データを用いて消費電力を計算するため、任意の動作電圧値に対応できる。また、ライブラリに格納するデータは、1つの抵抗値でよいので、ライブラリに格納データ量を減少する。

【0047】

【実施例1】次に上記した本発明の実施の形態について更に詳細に説明すべく、本発明の一実施例に即して以下に説明する。

【0048】図6を参照すると、ライブラリ10は、論*

$$P_s = \Delta W \times (N / \Delta T) \times T$$

【0054】次に、プルアップ・プルダウン電力Ppdの算出方法について説明する。

【0055】図3を参照して、入力端子30からHighレベル信号がバッファ32に入力されると、バッファ32の出力信号はLowレベルに変化する。このとき、バッファ32に接続するプルアップ抵抗Rpからバッファ32へ電流が流れる。図4に示したトランジスタレベルで考えると、バッファ32を構成するトランジスタQ1およびQ2は、OFF、ONの状態になるため、電源※

$$T_1 = (1 - H_t) \times T$$

【0058】上式(5)を用いて、動作電圧VDDのときに発生するプルアップ電力Ppは、次式(6)より算★

$$P_p = ((V_{DD} \times V_{DD}) / R_p) \times T_1 \quad \dots (6)$$

【0060】上式(6)において、Rpは、ライブラリ10から取り出したプルアップ抵抗値33を表す。

【0061】入力端子30からLowレベル信号がバッファ32に入力されると、バッファ32の出力信号はHighレベルに変化する。このとき、バッファ32からバッファ32に接続するプルダウン抵抗Rdへ電流が流れる。トランジスタレベルで考えると、バッファ32のQ1およびQ2は、ON、OFFの状態になるため、Q★

$$T_h = H_t \times T$$

【0064】上式(7)を用いて、動作電圧VDDのときに発生するプルダウン電力Pdは、次式より算出す

*理ブロック名60と、論理ブロックのリーク抵抗値50およびリーク電力計算係数61と、論理ブロックに接続する入力端子名30、出力端子名31と、各端子に接続するプルアップ抵抗値33およびプルダウン抵抗値34とで構成される。

【0049】図1を参照すると、消費電力計算装置14は、スイッチング電力計算部15と、プルアップ・プルダウン電力計算部16と、リーク電力計算部17と、全体の消費電力を算出する消費電力計算部18と、を備えて構成される。

【0050】図3、図4、および図5を参照して、これらの計算部の算出方法について説明する。図3は、入力バッファの回路構成、図4は入力バッファのトランジスタレベルの回路構成を示した図であり、プルアップ・プルダウン消費電力の算出方法を示す説明図である。図5は、本発明に一実施例を説明するための図であり、リーク消費電力の算出方法を示す図である。

【0051】まず、スイッチング電力Psの算出方法について説明する。

20 【0052】論理シミュレーションデータ11からバッファ32に対する、ある特定時間ΔTにrise/fallするスイッチング回数Nを求める。これに、一回のスイッチング消費電力ΔWと動作時間Tを乗算することで、次式(4)にてスイッチング電力Psを算出する。

【0053】

$$\dots (4)$$

※VDDからプルアップ抵抗RpからQ2へ電流が流れる。また、プルアップ電力Ppは、プルアップ抵抗Rpに流れた時間に比例して電力が増加する。

30 【0056】バッファ32の出力信号がLowレベルである時間T1は、論理シミュレーションデータのHigh/Lowレベルの時間的割合データHtと、動作時間Tから計算できる。ここで、Htとは、全体の動作時間に対してHighレベルである割合を表す。

【0057】

$$\dots (5)$$

★出する。

【0059】

$$\dots (6)$$

40 ☆1からGNDに接続するプルダウン抵抗Rdへ電流が流れる。

【0062】また、プルダウン電力Pdは、抵抗Rdに流れた時間に比例して増加する。バッファ32の出力信号がHighレベルである時間Thは、論理シミュレーションデータのHigh/Lowレベルの時間的割合データHtと、動作時間Tから計算できる。

【0063】

$$\dots (7)$$

る。

50 【0065】

9

$$P_d = ((V_{DD} \times V_{DD}) / R_d) \times T_h \quad \dots (8)$$

【0066】したがって、プルアップ・プルダウン消費

$$P_{pd} = P_p + P_d$$

と求められる。

【0067】次に、リーク電力 P_r の算出方法について説明する。

【0068】バッファ32の電位が変化する瞬間、一時的にトランジスタQ1とQ2がONした状態になる。このとき電源VDDからトランジスタQ1からQ2を通し*

$$P_r = K_r \times ((V_{DD} \times V_{DD}) / R_r) \times T_{rf} \quad \dots (10)$$

【0071】ここで、 R_r および K_r は、それぞれライブラリ10から取り出したリーク抵抗値50およびリーク電力計算係数61である。

【0072】ブロック32が消費する電力は、式 ※

$$P = P_s + P_{pd} + P_r$$

【0074】

【実施の形態2】次に、本発明の第2の実施の形態について図面を参照して詳細に説明する。

【0075】図7を参照すると、本発明の第2の実施の形態は、回路シミュレータSPICEレベルの回路データ70と、論理シミュレーションデータ11と、消費電力計算装置14と、出力装置19を含む。

【0076】図7を参照すると、本発明の第2の実施の形態は、図1に示された第1の実施形態におけるライブラリ10の代わりに、回路シミュレータSPICEレベルの回路データ70を消費電力計算装置14に入力する点で異なる。

【0077】SPICEレベルの回路データ70は、論理ブロックをトランジスタ、抵抗器、コンデンサ等で構成されていれば、ライブラリ10の代わりに本発明を実現することができる。

【0078】プルアップ・プルダウン電力計算部17は、SPICEレベルの回路データ70から取り出したプルアップ抵抗およびプルダウン抵抗等の抵抗データと、入力で与える任意の動作電圧データ12および動作時間13と、論理シミュレーションデータ11から取り出した入力なまりデータ、スイッチング回数およびHigh/Lowレベルの時間的割合データとを入力し、プルアップ・プルダウン電力を算出する。

【0079】次に、本発明の第2の実施の形態の動作について図面を参照して詳細に説明する。

【0080】図8のステップ81で示される第2の実施の形態における抵抗データ算出手段の動作以外は、第1の実施の形態と同一のため、説明は省略する。

【0081】SPICEレベルの回路データ70よりプルアップ・プルダウン抵抗を算出する方法について説明する。

【0082】着目すべき入力端子に接続するMOSまたはトランジスタから、次段のMOSまたはトランジスタまでの配線において、VDDおよびGNDへ接続するそ

10

電力 P_{pd} は、上式(6)、(8)より、

$$\dots (9)$$

*てグランド側に電流が流れるため、電力が発生する。このリーク電力 P_r は、入力なまり T_{rf} に比例して増加する。

【0069】したがって、動作電圧VDDのときに発生するリーク電力 P_r は、次式(10)より算出する。

【0070】

※(4)、(9)および(10)から算出したスイッチング電力 P_s 、プルアップ・プルダウン電力 P_{pd} 、リーク電力 P_r を加算して求める。

【0073】

$$\dots (11)$$

それぞれの抵抗値の合計を計算し、その結果をプルアップ抵抗データおよびプルダウン抵抗データとする。

【0083】

【実施例2】次に、本発明の第2の実施例について図面を参照して詳細に説明する。

【0084】図7を参照すると、図1に示されたライブラリ10の代わりに、SPICEレベルの回路データ70を消費電力計算装置14に入力する点で異なる。SPICEレベルの回路データ70は、論理ブロックをトランジスタ、抵抗器、コンデンサ等で構成している。

【0085】プルアップ・プルダウン電力計算部17は、SPICEレベルの回路データ70から取り出したプルアップ抵抗およびプルダウン抵抗等の抵抗データと、入力で与える任意の動作電圧データ12および動作時間13と、論理シミュレーションデータ11から取り出した入力なまりデータ、スイッチング回数およびHigh/Lowレベルの時間的割合データとを入力し、プルアップ・プルダウン電力を算出する。

【0086】次に、本発明の第2の実施例の動作について図面を参照して詳細に説明する。

【0087】図8のステップ81で示される第2の実施例における抵抗データ算出手段の動作以外は、第1の実施例と同一のため、説明は省略する。

【0088】SPICEレベルの回路データよりプルアップ・プルダウン抵抗を算出する方法について、説明する。着目すべき入力端子に接続するMOSまたはトランジスタから、次段のMOSまたはトランジスタまでの配線において、VDDおよびGNDへ接続するそれぞれの抵抗値の合計を計算し、その結果をプルアップ抵抗データおよびプルダウン抵抗データとする。

【0089】

【発明の効果】以上説明したように、本発明によれば、下記記載の効果を奏する。

【0090】(1)本発明の第1の効果は、ライブラリに各論理ブロックの端子毎にプルアップ・プルダウン抵

抗値を記述することで、動作電圧条件に依存せずにライブラリを作成できる、ということである。

【0091】その理由は、本発明においては、ライブラリに各論理ブロックの端子毎にプルアップ・プルダウン抵抗値を1つ記述すればよいので、ライブラリの記述量が減少するためである。また、任意の動作電圧条件に対応するためである。

【0092】(2) 本発明の第2の効果は、ライブラリにリーク抵抗値を記述することで、入力波形なまりを考慮せずにライブラリを作成できる、ということである。

【0093】その理由は、本発明においては、入力波形なまりの値を考慮してリーク消費電力を計算するためである。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の概略を示す構成図である。

【図2】本発明の第1の実施の形態における消費電力の算出方法を説明するためのフローチャートである。

【図3】本発明の一実施例を説明するための図であり、消費電力の算出方法を示す説明するための回路を示す図である。

【図4】本発明の一実施例を説明するための図であり、プルアップ・プルダウン消費電力の算出方法を示す説明図である。

【図5】本発明の一実施例を説明するための図であり、リーク消費電力の算出方法を示す説明図である。

【図6】本発明の実施の形態のライブラリの構成を示す説明図である。

【図7】本発明の第2の実施の形態の概略構成を示す図である。

【図8】本発明の第2の実施の形態における消費電力の

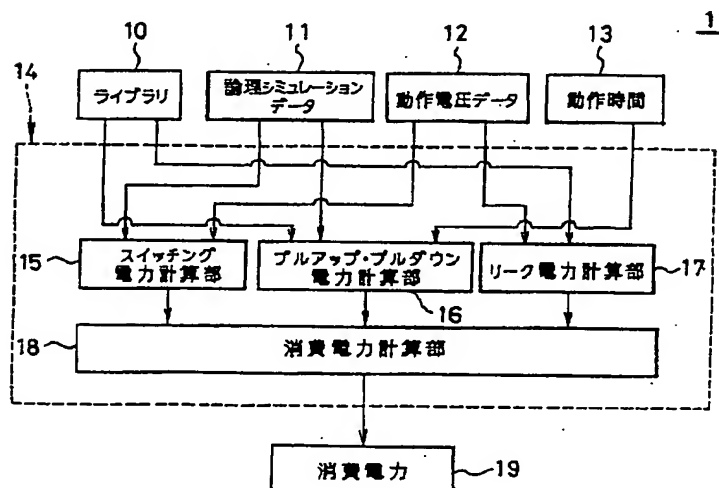
算出方法を説明するためのフローチャートである。

【図9】従来例を示す構成図である。

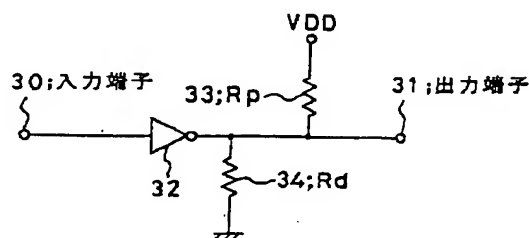
【符号の説明】

- 1 消費電力算出装置
- 10 ライブラリ
- 11 論理シミュレーションデータ
- 12 動作電圧データ
- 13 動作時間
- 14 消費電力計算装置
- 15 スwitching電力計算部
- 16 プルアップ・プルダウン電力計算部
- 17 リーク電力計算部
- 18 消費電力計算部
- 19 消費電力
- 30 入力端子
- 31 出力端子
- 32 プルアップ・プルダウン抵抗付きバッファ
- 33 プルアップ抵抗
- 34 プルダウン抵抗
- 40 トランジスタ (Q1)
- 41 トランジスタ (Q2)
- 50 全体のリーク抵抗
- 51 リーク抵抗 (Q1)
- 52 リーク抵抗 (Q2)
- 60 ブロック名
- 61 リーク電力計算係数
- 70 SPICEの回路データ
- 90 データ格納部
- 91 結線データ
- 92 消費電力データ
- 93 動作データ

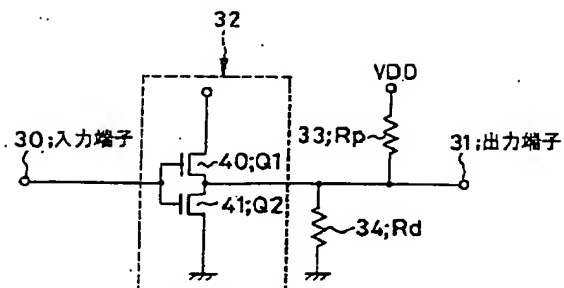
【図1】



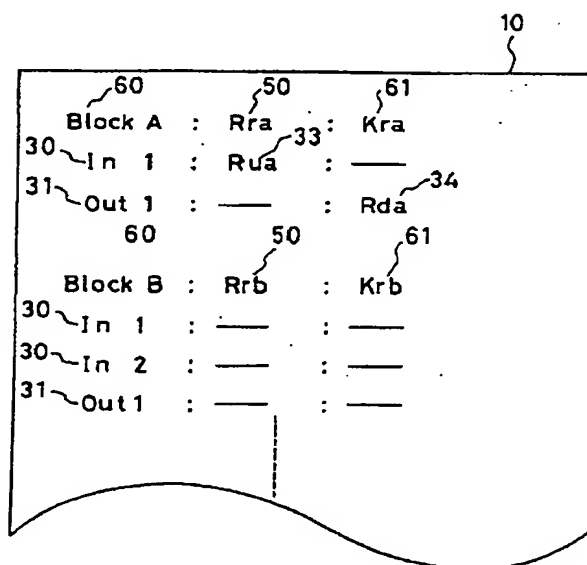
【図3】



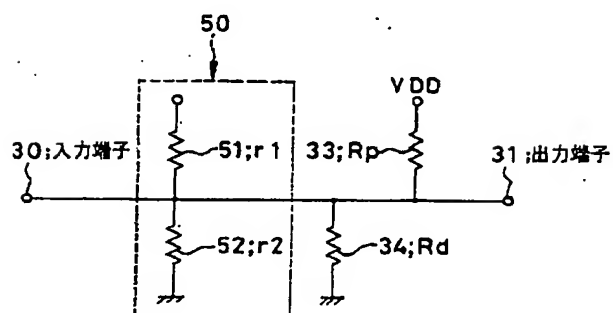
【圖 4】



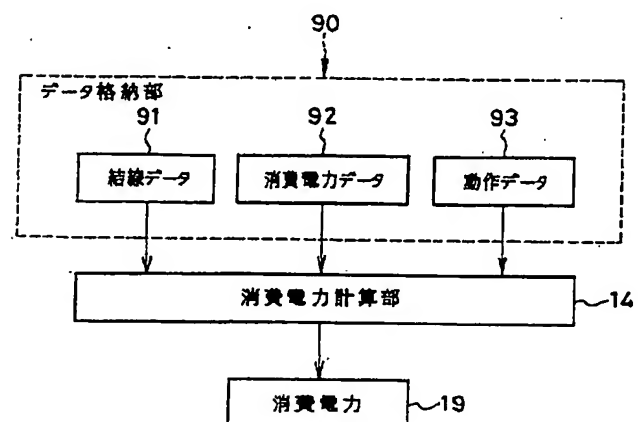
【图6】



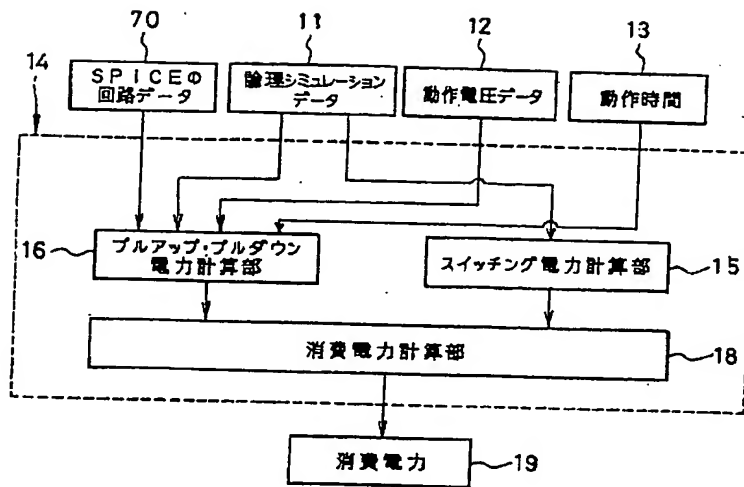
【図 5】



【图 9】



【図7】



【図8】

